

# METHOD FOR MANUFACTURING THIN FILM DEVICE

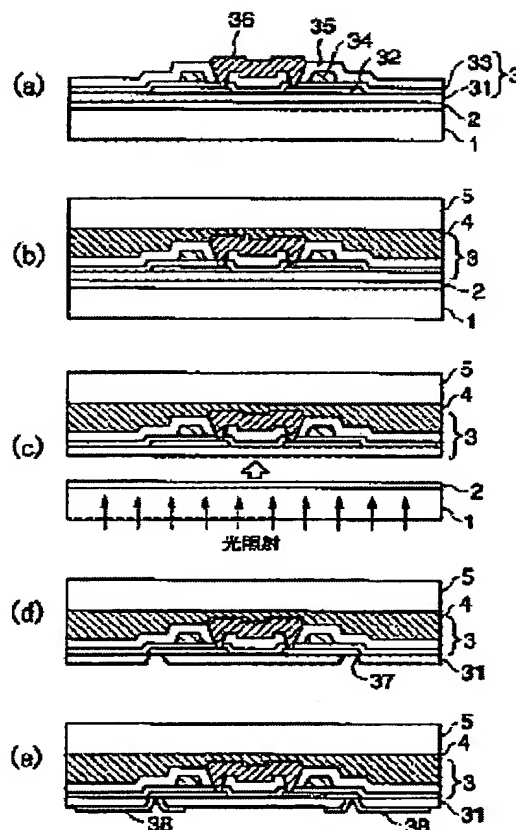
**Patent number:** JP2003031778  
**Publication date:** 2003-01-31  
**Inventor:** UTSUNOMIYA SUMIO  
**Applicant:** SEIKO EPSON CORP  
**Classification:**  
 - international: *G02F1/1368; G09F9/30; G09F9/35; H01L21/336; H01L27/12; H01L29/786; H05B33/02; G02F1/13; G09F9/30; G09F9/35; H01L21/02; H01L27/12; H01L29/66; H05B33/02; (IPC1-7): H01L27/12; G02F1/1368; G09F9/30; G09F9/35; H01L21/336; H01L29/786; H05B33/02*  
 - european:  
**Application number:** JP20010213332 20010713  
**Priority number(s):** JP20010213332 20010713

Report a data error here

## Abstract of JP2003031778

**PROBLEM TO BE SOLVED:** To provide a semiconductor device capable of connecting a new element from a rear surface of the device by using a release transfer technique.

**SOLUTION:** A method for manufacturing a thin film device comprises the steps of releasing an element forming layer (3) formed on one substrate (1), and transferring the layer to other substrate (5). The method further comprises the steps of opening a connecting hole (37) at an exposed surface of the layer (3) inverted by transferring to allow an inner element to be connected, and forming a new element (38) on the exposed surface. Thus, wiring of an element forming layer to its exterior, connection of the electrode, thin film element or the like can be easily assured even by the manufacturing steps of one time release and transfer.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-31778

(P 2 0 0 3 - 3 1 7 7 8 A)

(43) 公開日 平成15年1月31日 (2003.1.31)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)
H01L 27/12		H01L 27/12	B 2H092
G02F 1/1368		G02F 1/1368	3K007
G09F 9/30	338	G09F 9/30	338 5C094
	365		365 Z 5F110
9/35		9/35	

審査請求 未請求 請求項の数14 O L (全7頁) 最終頁に続く

(21) 出願番号 特願2001-213332 (P 2001-213332)

(22) 出願日 平成13年7月13日 (2001.7.13)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 宇都宮 純夫

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100079108

弁理士 稲葉 良幸 (外2名)

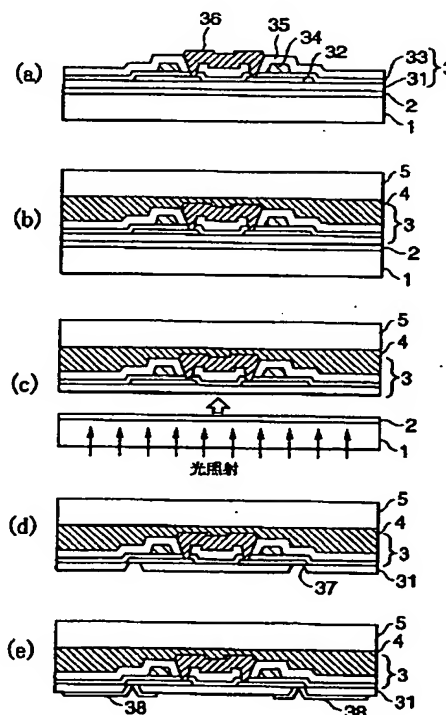
最終頁に続く

(54) 【発明の名称】 薄膜装置の製造方法

(57) 【要約】

【課題】 剥離転写技術を用いて、半導体装置の裏面から新たな素子を接続可能な半導体装置を提供する。

【解決手段】 1の基板(1)に形成した素子形成層(3)を剥離して他の基板(5)に転写して薄膜装置を製造する方法において、転写によって反転した素子形成層(3)の露出面に接続孔(37)を開孔して内部の素子と接続できるようにし、該露出面に新たな素子(38)を形成する。それにより、1回の剥離・転写による製造工程によっても素子形成層とその外部との配線、電極、薄膜素子などの接続を容易に確保可能とする。



## 【特許請求の範囲】

【請求項 1】基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法であって、前記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、前記分離層上に薄膜素子を含む被転写層を形成する工程と、前記被転写層の一面に接着層を介して転写基板を接合する工程と、前記分離層に前記エネルギーを付与して剥離を生ぜしめ、前記被転写層を前記転写基板に転写する工程と、前記転写基板に転写されて露出した前記被転写層の他面に、前記薄膜素子と接続するための露出穴を開く工程と、前記被転写層の他面側に前記露出穴を介して前記薄膜素子に接続される新たな薄膜素子を形成する工程と、を含む薄膜装置の製造方法。

【請求項 2】基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法であって、前記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、前記分離層上に下地層を形成し、この下地層の一面に薄膜素子を含む被転写層を形成する工程と、前記被転写層上に接着層を介して転写基板を接合する工程と、前記分離層に前記エネルギーを付与して剥離を生ぜしめ、前記被転写層を前記転写基板に転写する工程と、前記転写基板に転写されて露出した前記被転写層の下地基板の他面に、前記薄膜素子と接続するための露出穴を開く工程と、前記下地基板の他面側に前記露出穴を介して前記薄膜素子に接続される新たな薄膜素子を形成する工程と、を含む薄膜装置の製造方法。

【請求項 3】基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法であって、前記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、前記分離層上に薄膜素子を含む被転写層を形成する工程と、前記被転写層の一面に接着層を介して転写基板を接合する工程と、前記分離層に前記エネルギーを付与して剥離を生ぜしめ、前記被転写層を前記転写基板に転写する工程と、前記被転写層の他面側に新たな薄膜素子を形成する工程と、を含み、前記基礎基板上の一部に突起を形成し、これにより、前記被転写層の他面に開口を形成して、前記被転写層に含まれる薄膜素子と前記新たな薄膜素子とを接続可能とした、薄膜装置の製造方法。

【請求項 4】前記新たな薄膜素子は、配線膜、電極、端

子、薄膜トランジスタを含む、請求項 1 乃至 3 のいずれかに記載の薄膜装置の製造方法。

【請求項 5】前記分離層は、光の照射によって原子間又は分子間の結合力が消失又は減少する、請求項 1 乃至 4 のいずれかに記載の薄膜装置の製造方法。

【請求項 6】前記分離層は複数の膜からなる、請求項 1 乃至 5 のいずれかに記載の薄膜装置の製造方法。

【請求項 7】前記分離層は、アモルファスシリコン又は窒化シリコンを含む、請求項 1 乃至 6 のいずれかに記載の薄膜装置の製造方法。

【請求項 8】前記複数の膜は、アモルファスシリコン膜とその上に形成された金属膜を含む、請求項 6 に記載の薄膜装置の製造方法。

【請求項 9】前記アモルファスシリコンは水素を含む、請求項 7 又は 8 に記載の薄膜装置の製造方法。

【請求項 10】前記接着層は永久接着剤である、請求項 1 乃至 9 のいずれかに記載の薄膜装置の製造方法。

【請求項 11】前記薄膜装置は半導体装置である、請求項 1 乃至 10 のいずれかに記載の薄膜装置の製造方法。

【請求項 12】請求項 1 乃至 11 のいずれかに記載の方法を用いて二次元に配置された複数の画素電極にそれぞれ接続される複数の薄膜トランジスタを製造したアクティブマトリクス基板。

【請求項 13】請求項 11 に記載の前記アクティブマトリクス基板を使用した電気光学装置。

【請求項 14】前記電気光学装置は、液晶表示装置、エレクトロルミネッセンス、及び電気泳動装置のいずれかである請求項 13 に記載の電気光学装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、薄膜素子の基板間転写技術を使用した半導体装置の製造方法に関する。

【0002】

【従来の技術】液晶表示器（LCD）パネル、エレクトロルミネッセンス（EL）表示器のような半導体応用装置では、変形や落下による壊れ防止、コスト引き下げ等の理由などにより下地基板にプラスチック基板を使用することが望ましい場合がある。

【0003】しかし、パネル型の表示器に使用される薄膜トランジスタの製造では高温プロセスを使用するが、プラスチック基板や、EL 素子等の回路素子には高温に耐えられないものがある。

【0004】そこで、出願人は高温プロセスを含む従来の半導体製造技術によって薄膜半導体装置を耐熱の基礎基板上に製造した後、該基板から薄膜半導体装置が形成されている素子形成膜（層）を剥離し、これをプラスチック基板に貼り付けることによって半導体応用装置を製造する転写技術を提案している。例えば、特開平 10-12529 号、特開平 10-12530 号、特開平 10-12531 号に「剥離方法」等として詳細に説明され

ている。

【0005】

【発明が解決しようとする課題】しかしながら、上記剥離転写技術を使用して製造した薄膜装置は、1回転写の状態では、基礎基板から転写基板に素子形成層が相対的に上下反転して転写されるために、素子形成層の元の上面が転写基板に密着し、そのままでは素子形成層に外部配線を接続することができない。

【0006】このため、1回目の転写を基礎基板から仮転写基板に行い、更に、2回目の転写を仮転写基板から目的とする転写基板（プラスチック基板など）を行うことによって、基礎基板に形成されたときと同様の向きとなるように転写基板に素子形成層を転写する。すなわち、素子形成層の上面で配線接続や他の素子の形成を行うために、2回転写を必要としている。

【0007】また、薄膜装置の多層積層化に伴い、プロセスが複雑化しているので、転写回数が1回で済むことが望ましい。

【0008】よって、本発明は、2回転写による工程の複雑化、長時間化を軽減することを可能とする薄膜装置の製造方法を提供することを目的とする。

【0009】また、本発明は、薄膜装置の基板片面への積層度を軽減することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するため本発明の薄膜装置の製造方法は、基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法において、上記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、上記分離層上に薄膜素子を含む被転写層を形成する工程と、上記被転写層の一面に接着層を介して転写基板を接合する工程と、上記分離層に上記エネルギーを付与して剥離を生ぜしめ、上記被転写層を上記転写基板に転写する工程と、上記転写基板に転写されて露出した上記被転写層の他面に、上記薄膜素子と接続するための露出穴を開く工程と、上記被転写層の他面側に上記露出穴を介して上記薄膜素子に接続される新たな薄膜素子を形成する工程と、を含む。

【0011】かかる構成とすることによって、薄膜素子を含む被転写層の裏面をも薄膜装置の形成に利用することが可能となり、1回の転写で済む。

【0012】また、本発明の薄膜装置の製造方法は、基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法において、上記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、上記分離層上に下地層を形成し、この下地層の一面に薄膜素子を含む被転写層を形成する工程と、上記被転写層上に接着層を介して転写基板を接合する工程と、上記分離層に上記エネルギーを付与して剥離を生ぜしめ、上記被転写層を上記転写基板に転写する工程と、上

記転写基板に転写されて露出した上記被転写層の下地基板の他面に、上記薄膜素子と接続するための露出穴を開く工程と、上記下地基板の他面側に上記露出穴を介して上記薄膜素子に接続される新たな薄膜素子を形成する工程と、を含む。

【0013】かかる構成とすることによって、剥離転写される被転写層の下地基板の両面に素子や配線等を形成することが可能となり、1回の転写で済む。

【0014】また、本発明の薄膜装置の製造方法は、基礎基板に形成した薄膜素子を転写基板に転写する薄膜装置の製造方法において、上記基礎基板上に、所要のエネルギー付与によって剥離する特性を持つ分離層を形成する工程と、上記分離層上に薄膜素子を含む被転写層を形成する工程と、上記被転写層の一面に接着層を介して転写基板を接合する工程と、上記分離層に上記エネルギーを付与して剥離を生ぜしめ、上記被転写層を上記転写基板に転写する工程と、上記被転写層の他面側に新たな薄膜素子を形成する工程と、を含み、上記基礎基板上の一部に突起を形成し、これにより、上記被転写層の他面に開口を形成して、上記被転写層に含まれる薄膜素子と上記新たな薄膜素子とを接続可能としている。

【0015】かかる構成とすることによって、後に基板への孔あけを必要とすることなく、被転写層の他面側の新たな薄膜素子を被転写層内の薄膜素子に接続することが可能となる。

【0016】好ましくは、上記新たな薄膜素子は、配線層、電極層、薄膜トランジスタを含む。それにより、1回転写によって基板に対して反転して位置する素子形成層の下地層の平坦な裏面に、配線層、電極層、薄膜トランジスタなどを形成することを可能とする。

【0017】好ましくは、上記分離層は、レーザ光線などの光の照射によって原子間又は分子間の結合力が消失又は減少するアブレーションを生ずるように材質を選定する。

【0018】好ましくは、上記分離層はアモルファスシリコン膜やその上に形成された金属膜等を含む多層膜からなる。それにより、分離層内での剥離、分離層と隣接する層との境界での剥離を生じやすくする。

【0019】好ましくは、上記分離層は、アモルファスシリコン又は窒化シリコンを含み、アモルファスシリコンは水素を含む。それにより、光線が照射されると水素が分離（ガス化）して、分子同士の結合力が弱くなる。また、窒化シリコンは窒素を含み、光線が照射されると窒素が分離して分子同士の結合力が弱くなる。

【0020】好ましくは、上記転写基板と被転写層との接合層は永久接着剤である。

【0021】上述のようにして製造される薄膜装置は、例えば、薄膜半導体装置や電気光学装置である。電気光学装置には、液晶表示装置、EL装置、電気泳動装置などが含まれ、それらのプラスチック基板を使用したアク

ティマトリクス基板に適用すると好都合である。なお、本発明は、転写基板はプラスチック基板に限定されるものではなく、ガラスやセラミックなど種類の基板が使用可能である。

#### 【0022】

【発明の実施の形態】以下、本発明の薄膜装置の製造方法の実施の形態について図面を参照して説明する。

【0023】図1(a)乃至同図(e)は、本発明の第1の実施例に係る薄膜装置の製造過程(工程)を示している。

【0024】まず、図1(a)に示すように、例えば、1000℃程度に耐える石英ガラスなどの透光性耐熱基板を素子形成基板1とする。素子形成基板1には、石英ガラスの他、ソーダガラス、コーニング7059、日本電気ガラスOA-2等の耐熱性ガラス等を使用可能である。素子形成基板1の厚さには、大きな制限要素はないが、0.1mm~0.5mm程度であることが好ましく、0.5mm~1.5mmであることがより好ましい。素子形成基板1の厚さが薄すぎると強度の低下を招き、逆に厚すぎると、素子形成基板1の透過率が低い場合に照射光の減衰を招く。ただし、素子形成基板1の照射光の透過率が高い場合には、上記上限値を越えてその厚みを厚くすることができる。この素子形成基板1上に分離層2が形成される。

【0025】分離層2は、レーザ光等の照射光により当該層内や界面において剥離(「層内剥離」または「界面剥離」ともいう)を生ずる。すなわち、一定の強度の光を照射することにより、分離層2を構成する材料の原子または分子における原子間または分子間の結合力が消失または減少し、アブレーション(ablation)等を生じ、剥離を起こすものである。また、照射光の照射により、分離層2から気体が放出され、分離に至る場合もある。分離層2に含有されていた成分が気体となって放出され分離に至る場合と、分離層2が光を吸収して気体になり、その蒸気が放出されて分離に至る場合とがある。

【0026】分離層2の組成としては、例えば、非晶質シリコン(a-Si)を使用することができる。この非晶質シリコン中には、水素(H)が含有されていてもよい。水素の含有量は、2at%程度以上であることが好ましく、2~20at%であることがさらに好ましい。水素が含有されていると、光の照射により水素が放出されることにより分離層2に内圧が発生し、これが剥離を促進する。水素の含有量は、成膜条件、例えば、CVD法を用いる場合には、そのガス組成、ガス圧力、ガス雰囲気、ガス流量、ガス温度、基板温度、投入する光のパワー等の条件を適宜設定することによって調整する。この他の分離層材料としては、酸化ケイ素若しくはケイ酸化合物、窒化ケイ素、窒化アルミ、窒化チタン等の窒化物セラミックス、有機高分子材料(光の照射によりこれらの原子間結合が切断されるもの)、金属、例えば、A

1、Li、Ti、Mn、In、Sn、Y、La、Ce、Nd、Pr、Gd若しくはSm、またはこれらのうち少なくとも一種を含む合金が挙げられる。

【0027】分離層2の厚さとしては、1nm~20μm程度であるのが好ましく、10nm~2μm程度であるのがより好ましい。分離層2の厚みが薄すぎると、形成された膜厚の均一性が失われて剥離にむらが生ずるからであり、分離層2の厚みが厚すぎると、剥離に必要とされる照射光のパワー(光量)を大きくする必要があったり、また、剥離後に残された分離層2の残渣を除去するのに時間を要したりする。

【0028】分離層2の形成方法は、均一な厚みで分離層2を形成可能な方法であればよく、分離層2の組成や厚み等の諸条件に応じて適宜選択することが可能である。例えば、CVD(MOCCVD、低圧CVD、ECR-CVD含む)法、蒸着、分子線蒸着(MB)、スパッタリング法、イオンプレーティング法、PVD法等の各種気相成膜法、電気メッキ、浸漬メッキ(ディッピング)、無電解メッキ法等の各種メッキ法、ラングミュア・プロジェクト(LB)法、スピンコート、スプレーコート法、ロールコート法等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等に適用できる。これらのうち2種以上の方法を組み合わせてもよい。

【0029】特に、分離層2の組成が非晶質シリコン(a-Si)の場合には、CVD、特に低圧CVDやプラズマCVDにより成膜するのが好ましい。また、分離層2をゾルゲル(sol-gel)法によりセラミックを用いて成膜する場合や有機高分子材料で構成する場合には、塗布法、特にスピンコートにより成膜するのが好ましい。

【0030】なお、好ましくは、分離層2と後述の素子形成層3との間に中間層を形成する、あるいは分離層3を中間層等を含めて複数層化するのが良い。この中間層は、例えば製造時または使用時において被転写層を物理的または化学的に保護する保護層、絶縁層、被転写層へのまたは被転写層からの成分の移行(マイグレーション)を阻止するバリア層、反射層としての機能のうち少なくとも一つを発揮するものである。

【0031】この中間層の組成は、その目的に応じて適宜選択される。例えば、非晶質シリコンで構成された分離層と被転写層との間に形成される中間層の場合には、SiO<sub>2</sub>等の酸化珪素が挙げられる。また、他の中間層の組成としては、例えば、Pt、Au、W、Ta、Mo、Al、Cr、Tiまたはこれらを主成分とする合金のような金属が挙げられる。

【0032】中間層の厚みは、その形成目的に応じて適宜決定される。通常は、10nm~5μm程度であるのが好ましく、40nm~1μm程度であるのがより好ま

しい。

【0033】中間層の形成方法としては、分離層2で説明した各種の方法が適用可能である。中間層は、一層で形成する他、同一または異なる組成を有する複数の材料を用いて二層以上形成することもできる。

【0034】この分離層2の上に、薄膜トランジスタなどの電気素子が形成される素子形成層3を形成する。素子形成層3は、素子形成の下地層となるシリコン酸化膜等の絶縁層31、不純物がドーパされたソース・ドレイン領域を含むシリコン層、ゲート絶縁膜33、ゲート配線膜34、層間絶縁膜35、ソース・ドレインの配線膜36等によって構成されている。

【0035】例えば、CVD法によってシリコン酸化膜を堆積することによって絶縁層31を形成し、更にシリコン層32を形成する。次に、シリコン層32をパターニングしてトランジスタ領域を作る。シリコン膜を酸化してゲート酸化膜33を形成する。トランジスタ領域にゲート領域用のイオン注入を行う。次に、CVD法によって不純物を高濃度拡散したポリシリコンを堆積し、パターニングを行ってゲート配線膜34を形成する。ゲート配線膜34を利用してソース・ドレイン領域上に高濃度不純物注入を行い、ソース・ドレインを形成する。不純物活性化の熱処理を行い、次に、CVD法によってシリコン酸化膜を堆積し、層間絶縁膜35を形成する。ソース・ドレイン領域上の層間絶縁膜35にコンタクトホールを開く。不純物を高濃度で注入したポリシリコンをCVD法で、あるいは金属膜をスパッタ法で堆積し、これをパターニングして配線膜36を形成する。

【0036】このようにして、素子形成層3が構成される。この他、素子形成層3に含まれる薄膜素子としては、画素電極、接続パッド、抵抗、キャパシタ、等が形成可能である。薄膜トランジスタなどの形成法は、例えば、特公平2-50630号などに記載の方法に従って行うことが可能である。

【0037】なお、上記の場合には、素子形成層3が被転写層であるが、被転写層は薄膜に限定されず、塗布膜やシートのような厚膜であっても良い。

【0038】次に、図1(b)に示すように、素子形成層3の上に接着剤をスピンコートなどによって塗布し、接着膜4を形成する。この上に転写用基板5を載置し、接合する。

【0039】接着剤としては、例えば、反応硬化型接着剤、熱硬化型接着剤、光硬化型接着剤、嫌気硬化型接着剤等の各種硬化型接着剤が使用可能である。組成としては、エポキシ系、アクリレート系、シリコン系、等適宜に選択される。

【0040】転写基板5としては、例えば、後の工程に高温プロセスがなければ、耐熱性、耐食性等の特性が劣るものであっても良い。可撓性、弾性を有するものであっても良い。このような材料として、各種合成樹脂、各

種ガラス剤が挙げられる。合成樹脂としては、熱可塑性樹脂、熱効果性樹脂のいずれでも良く、例えば、ポリエチレン、ポリプロピレン、エチレン・プロピレン共重合体等、その他のものが適用可能である。ガラス材としては、例えば、石英ガラス、ケイ酸アルカリガラス、ソーダ石灰ガラス、その他のものが使用可能である。

【0041】なお、転写基板5としては、例えば、液晶セルのように、それ自体独立したデバイスを構成するものや、例えば、カラーフィルタ、電極層、誘電体層、絶縁層、半導体素子のように、デバイスの一部を構成するものであっても良い。

【0042】次に、図1(c)に示すように、第1の基板側1から、例えば、レーザ(laser)光を全面に照射し、分離層2の原子や分子の結合を弱める。また、分離層2内の水素を分子化して結晶の結合から分離させ、基礎基板側1と素子形成層3とを剥離する。これにより、被転写層としての素子形成層3は転写基板5に転写される。

【0043】次に、図1(d)に示すように、素子形成層3のソース・ドレイン領域に相当する非常に平坦な下地絶縁膜31をパターニングして20~30 $\mu$ m程度の径のコンタクトホールを開く。パターニングは、フォトリソグラフィやインクジェット法によるエッチング液の滴下、レーザエッチングなどを適用可能である。

【0044】次に、図1(e)に示すように、例えば、透明電極のITO38を下地層31に積層してパターニングして画素電極や、端子電極などを形成する。このような基板は、液晶表示器やEL表示器の画素基板として使用される。

【0045】なお、第1の実施例では、薄膜素子として透明電極を形成しているが、これに限られない。例えば、画素電極、接続端子、配線、薄膜トランジスタ、誘電体、EL発光体など、種々のものが形成可能である。

【0046】図2(a)乃至同図(e)は、本発明の第2の実施例を示している。同図において、図1と対応する部分には同一符号を付し、かかる部分の説明は省略する。

【0047】この第2の実施例においては、下地基板31に後の工程において、開口37を形成する代わりに(図1(d)参照)、基礎基板1に開口37に相当する部分に突起1aの形成された基板を使用している。基礎基板1に分離膜2を形成した後、下地層としてのシリコン酸化膜31を所定の膜厚に堆積する。このシリコン酸化膜31を分離膜2までエッチバックして平坦化する。エッチバックは、機械的研磨とエッチングを使用可能である。以後、第1の実施例と同様の処理を行って素子形成層3が構成される(図2(a))。その後、転写基板5を接着し(図2(b))、基礎基板1を剥離する(図2(c))。基礎基板1の突起部1aによって下地層31には、素子形成層に接続可能な開口37が形成される

(図 2 (d))。この開口 37 を使用して、下地層 31 の裏面側に形成された薄膜素子 38 と表面側に形成が素子形成層 3 の素子とが電氣的に接続される (図 2

(e))。このようなパネルは、液晶表示器や EL 表示器の画素基板として使用される。薄膜素子 38 は、画素電極、接続端子、配線、薄膜トランジスタ、誘電体、EL 発光体など、種々のものを形成可能である。

【0048】突起 1a が形成された基礎基板 1 は繰り返し使用可能であるので、比較的に高価な基礎基板を効率よく使用でき都合である。

【0049】このように、上述した各実施例によれば、仮転写基板を使用する工程を経ることなく、プラスチック等の転写基板 5 に素子形成層 3 が転写形成される。転写工程が 1 度で済むため、製造工程が簡略化される。また、通常は利用されていない、薄膜素子下地基板裏面が利用される。この面は平坦な面であるので、後工程での利用が容易である。

【0050】また、上記工程は、通常の薄膜トランジ

スタ製造設備に使用でき具合がよい。

【0051】

【発明の効果】以上説明したように、本発明においては素子形成膜の下地の裏面側に配線を引き出す構成としているので、1 回転写による製造工程によっても素子形成膜と外部との配線、電極、薄膜素子などの接続を容易に確保可能となる。

【図面の簡単な説明】

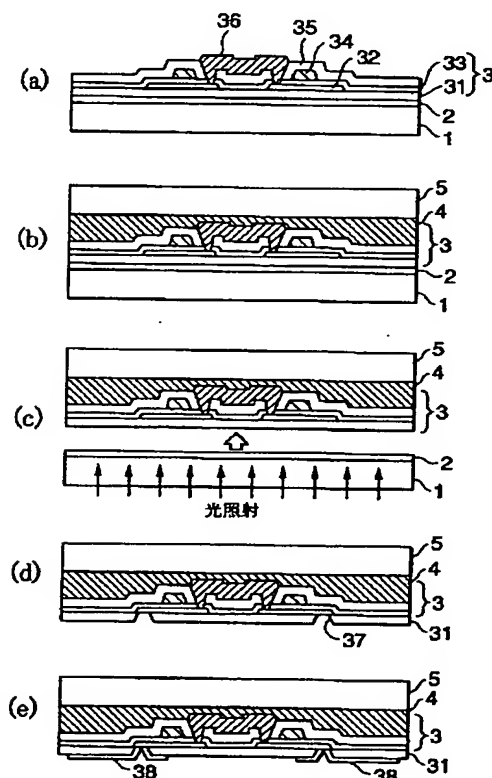
【図 1】図 1 は、本発明の第 1 の実施例を説明する工程図である。

【図 2】図 2 は、本発明の第 2 の実施例を説明する工程図である。

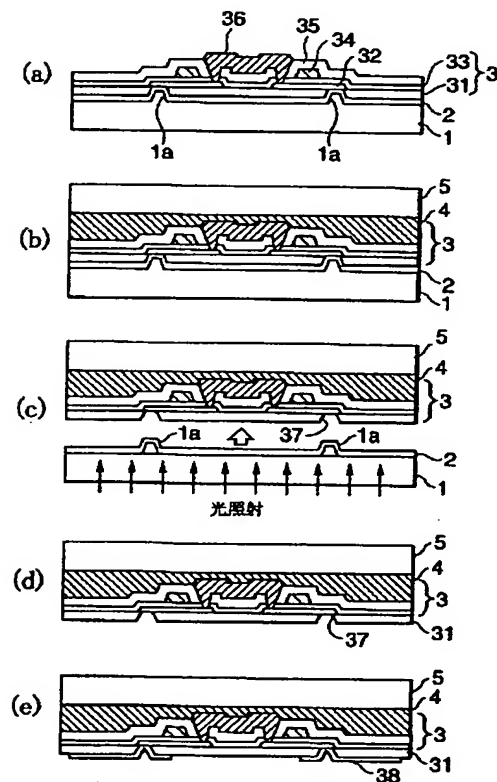
【符号の説明】

- 1 基板
- 2 分離層
- 3 素子形成層
- 4 接着層
- 5 転写基板

【図 1】



【図 2】



フロントページの続き

(51) Int. Cl.

H01L 21/336  
29/786

識別記号

F I

H05B 33/02  
H01L 29/78

ターマコード (参考)

627D

H 0 5 B 33/02

Fターム(参考) 2H092 GA00 GA55 JA01 JA24 KA05  
MA05 MA07 MA10 MA16 MA30  
NA25 PA01  
3K007 AB18 EB00 FA01  
5C094 AA43 BA03 BA29 BA43 CA19  
DA14 DA15 DB04 EA04 EA07  
GB10  
5F110 AA16 BB01 CC10 DD01 DD02  
DD03 DD12 EE09 EE45 FF02  
FF23 GG02 GG44 GG52 HJ13  
HJ23 HL02 HL07 HL08 HL23  
HL24 NN22 NN23 NN33 NN34  
NN35 NN36 QQ03 QQ11 QQ16  
QQ19 QQ30